

JMT2801G2 MCU

用户手册

IRONCHIP

江苏宏云技术有限公司

www.macrocloudtec.com

0512-58191012

1	产品概述	2
1.1	功能描述	2
1.2	主要特性	2
1.3	框图	4
1.4	应用范围	4
1.5	引脚配置	4
1.5.1	QFN48 引脚图.....	4
1.5.2	引脚说明.....	5
2	半桥栅极驱动器.....	8
2.1	概述	8
2.2	引脚功能	8
2.3	功能框图	9
2.4	电气特性	9
2.4.1	绝对最大额定值.....	9
2.4.2	电学特性参数.....	10
2.5	应用信息	11
2.5.1	输入输出信号逻辑.....	11
2.5.2	VCC 供电	11
2.5.3	BST 自举电路	11
2.5.4	VCC 欠压保护.....	11
2.5.5	EN 使能控制	12
2.5.6	PWM 控制	12
2.5.7	PCB 设计	12
3	封装特性	14

1 产品概述

1.1 功能描述

JMT2801G2 是在 JMT1801ED 的基础上集成了 2 个半桥栅极驱动器，驱动外部 4 个 NMOS，用于单相电机控制，无线充电等应用。JMT2801G2 是一款内置 MCU 和 DSP 的双核 SOC 芯片。JMT2801G2 内置 MCU 为兼容 8051 的 JMT51 核，内置 DSP 为具有 132 条指令的 16 位定点 JMT018 核，MCU 和 DSP 的最高运行频率为 73.728MHz。JMT2801G2 集成了：32K 字节 Flash、1.5K 字节 SRAM、1 个高性能 CORDIC（坐标旋转矢量运算）单元、1 个高性能 16 位 PWM 模块（具有 3 路互补加 1 路独立 PWM）、1 个独立的 16 通道 12 位 ADC、1 个高增益的可编程放大器（PGA）、1 个模拟比较器（CMP）、3 个 Timer、1 个 WDT、1 个 SPI、1 个 I2C、1 个 UART 通信接口、1 个蜂鸣器输出、2 个半桥栅极驱动器。

1.2 主要特性

JMT51 MCU 内核:

- 8 位 MCU，兼容 MCS51 指令集
- 1T 指令周期
- 内核运行最高频率 73.728MHz
- 支持 JTAG 调试

JMT018 DSP 内核:

- 16 位 DSP 内核，支持 132 条指令
- 内核运行最高频率 73.728MHz
- 程序空间：
 - 32K 字节 FLASH（和 JMT51 核共享）
- 数据空间：
 - 64x16bit SRAM（DM0）
 - 64x16bit SRAM（DM1）

时钟:

- 内置高精度 73.728MHz RC 振荡器，精度为 $\pm 1\%$ @5v, 25°C
- 内置 32KHz RC 振荡器，精度为 $\pm 10\%$ @5v, 25°C

外设特性:

- 上电复位、掉电复位、低压复位
- 3 个 Timer、1 个 WDT
- 40 个双向 I/O
 - 8 个具有唤醒功能的输入口
 - 所有 I/O 都可作为外部中断源
- 内置 32K 字节 Flash
 - 擦写次数：至少 20,000 次
 - 保持时间：至少 100 年
- 内置 1.5K 字节数据存储器(SRAM)
 - 128x8bit 内部数据存储器
 - 1024x8bit DM2
 - 64x16bit DM0(MCU 和 DSP 共享)
 - 64x16bit DM1(MCU 和 DSP 共享)
- 1 个 CORDIC 单元
 - 支持正弦、余弦计算
 - 支持反正切计算
 - 支持矢量模计算
 - 可作为 DSP 指令集使用

- 可作为 JMT51 加速器使用
 - 1 个 PWM 模块
 - 具有 3 路互补加 1 路独立 PWM
 - PWM 为 16 位计数器
 - 最高运行频率 73.728MHz
 - 支持内部、外部刹车(软硬件)
 - 支持比较器刹车
 - 支持死区可编程
 - 可以触发 ADC 采样
 - 支持正交解码
 - 支持霍尔传感器解码
 - 支持捕获模式
 - 支持各路 PWM 输出的相位偏移
 - 1 个独立 16 通道 12 位 ADC
 - 支持 16 通道输入
 - 支持外部管脚/PWM 触发
 - 采样时间延时可编程
 - 1 个 UART
 - 支持标准 UART 通信协议
 - 支持 IrDA (SIR 标准)
 - 支持输出 38kHz 红外调制
 - 1 个 SPI 接口总线
 - 支持 4 线全双工传输
 - 支持 3 线半双工传输
 - 8 位数据帧格式
 - 数据 MSB 在前和 LSB 在前可选择
 - 支持主机或从机模式
 - 1 个高倍数可编程增益放大器 (PGA)
 - 支持 1/2、1、2、4、8、16、32、64 放大倍数可配置
 - 支持同相、反相极性
 - 支持输入端四路可选
 - 1 个 I2C 接口总线
 - 支持标准模式: 100Kbps
 - 支持快速模式: 400Kbps
 - 支持 master/slave 工作模式
 - 支持单 master/多 master 操作
 - 支持 7/10 位设备地址寻址
 - 1 个蜂鸣器输出:
 - 蜂鸣器输出信号的频率和占空比可编程控制
 - 1 个模拟比较器
 - 支持低压检测功能
 - 比较器输入可选择: PA0/PGA 输出/VDDA
- 低功耗特性:**
- 芯片工作电压
 - V_{DD} : 2.75V~5.5V
 - 支持 5 种工作模式
 - Normal、Idle、Stop、Sleep 和 Deep Sleep
- 半桥栅极驱动器:**
- 电源电压工作范围为 4.5V~13.2V
 - 内置自举二极管
 - 兼容 3.3V 和 5.5V PWM 输入
 - UVLO 时 EN 端输出低电平
 - 内建死区自适应功能来防止 FET 交叉导通
 - EN 端可同时关断上下两个 MOSFET
 - VCC 欠压锁死功能
- 封装:**
- QFN48

1.3 框图

JMT2801G2 框图如 Figure 1 所示:

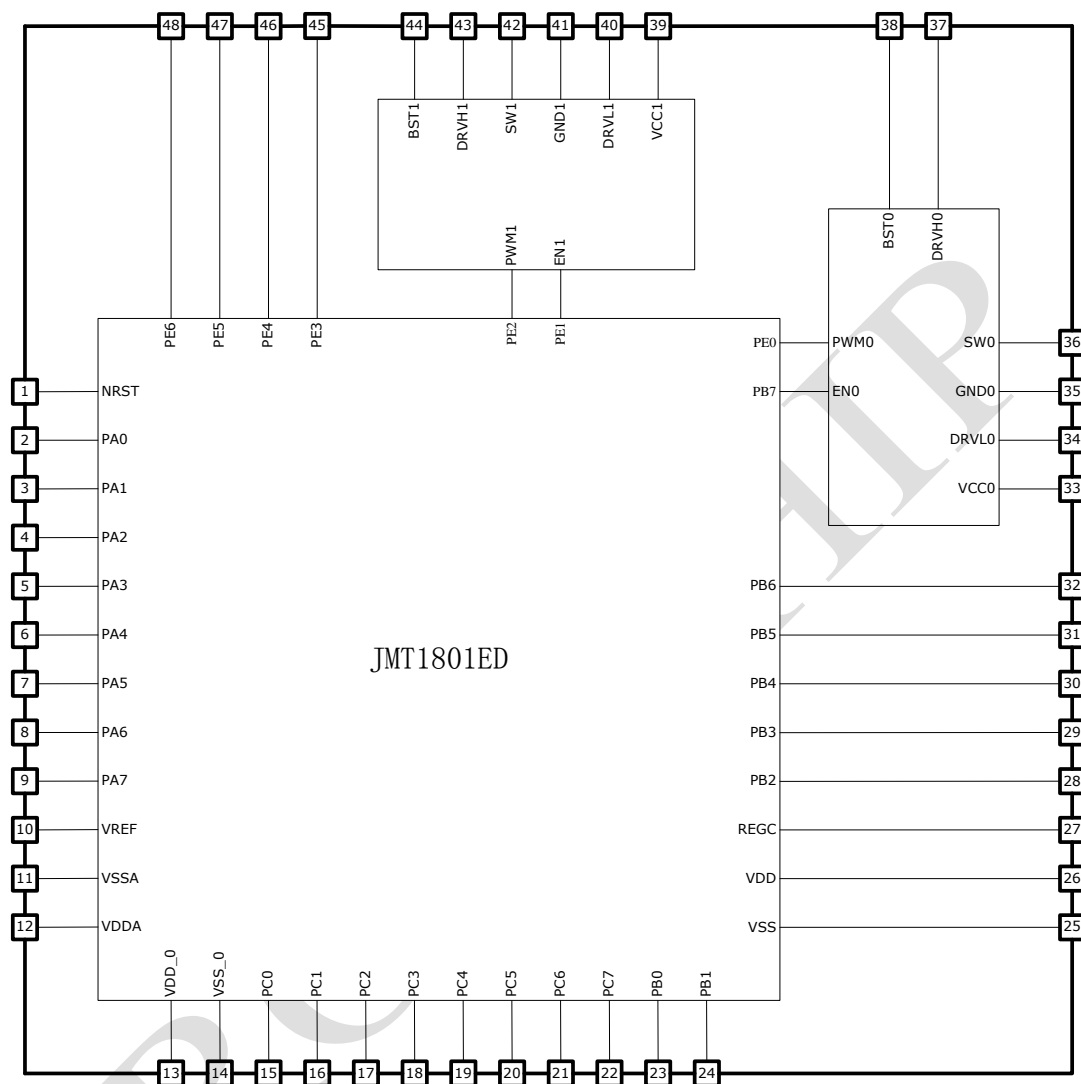


Figure 1 JMT2801G2 结构框图

1.4 应用范围

JMT2801G2 可应用于无线充电、电子烟、电机控制、小家电等产品中。

1.5 引脚配置

1.5.1 QFN48 引脚图

JMT2801G2 芯片 QFN48 封装示意图如 Figure 2 所示:

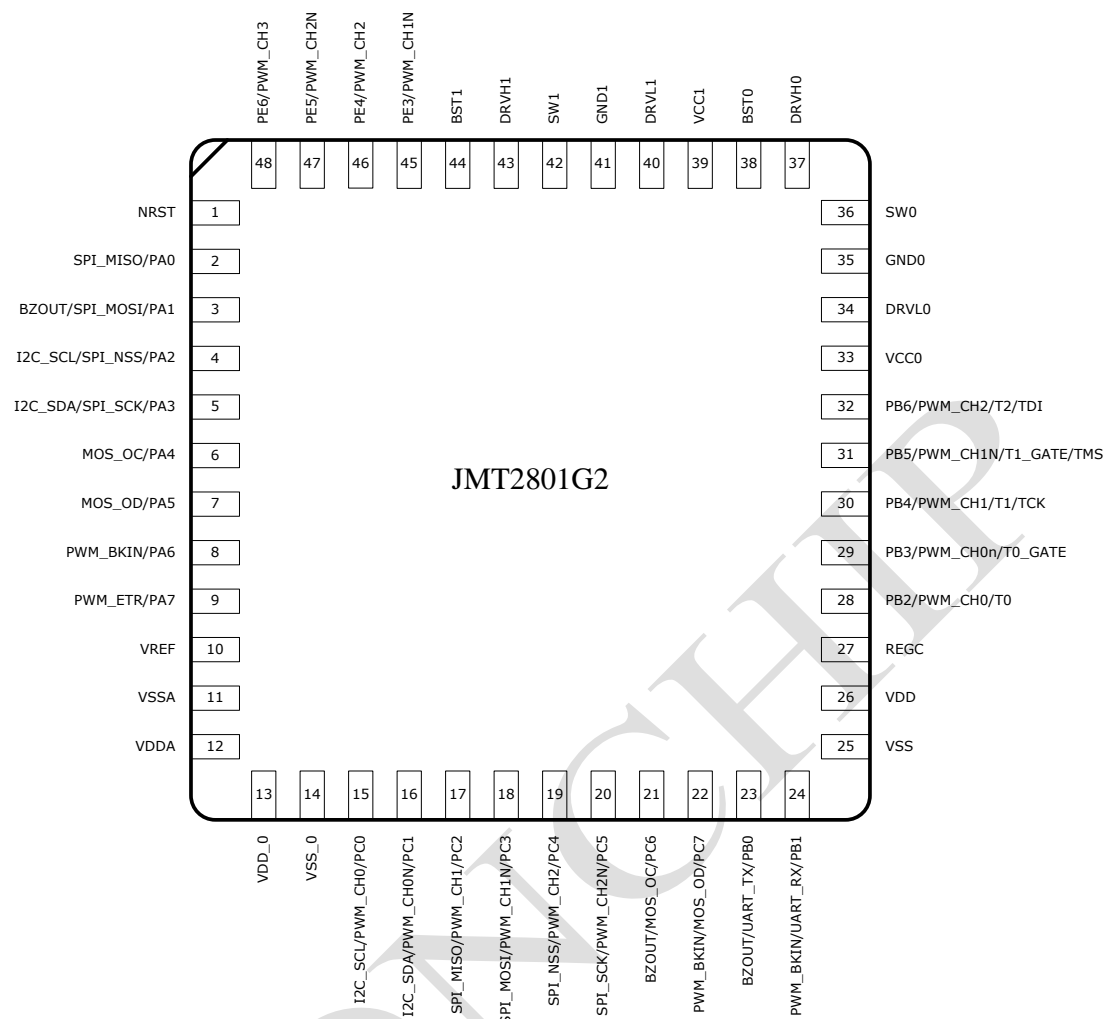


Figure 2 JMT2801G2 芯片 QFN48 封装

1.5.2 引脚说明

JMT2801G2 芯片 I/O 分为两种类型，一种为数字、模拟复用 I/O，另一种为纯数字 I/O。PA0~PA7、PC0~PC7 为数字、模拟复用 I/O；PB0~PB6、PE3~PE6 为纯数字 I/O。管脚的功能复用见 Table 1:

Table 1 JMT2801G2 引脚说明

序号	引脚名	默认功能	复用功能 1	复用功能 2	JTAG 引脚
1	NRST				
2	PA0	GPIO	SPI_MISO		
3	PA1	GPIO	SPI_MOSI	BZOUT	
4	PA2	GPIO	SPI_NSS	I2C_SCL	
5	PA3	GPIO	SPI_SCK	I2C_SDA	
6	PA4	GPIO	MOS_OC		
7	PA5	GPIO	MOS_OD		

序号	引脚名	默认功能	复用功能 1	复用功能 2	JTAG 引脚
8	PA6	GPIO	PWM_BKIN		
9	PA7	GPIO	PWM_ETR		
10	VREF				
11	VSSA				
12	VDDA				
13	VDD_0				
14	VSS_0				
15	PC0	GPIO	PWM_CH0	I2C_SCL	
16	PC1	GPIO	PWM_CH0N	I2C_SDA	
17	PC2	GPIO	PWM_CH1	SPI_MISO	
18	PC3	GPIO	PWM_CH1N	SPI_MOSI	
19	PC4	GPIO	PWM_CH2	SPI_NSS	
20	PC5	GPIO	PWM_CH2N	SPI_SCK	
21	PC6	GPIO	MOS_OC	BZOUT	
22	PC7	GPIO	MOS_OD	PWM_BKIN	
23	PB0	GPIO	UART_TX	BZOUT	
24	PB1	GPIO	UART_RX	PWM_BKIN	
25	VSS				
26	VDD				
27	REGC				
28	PB2	GPIO	PWM_CH0	T0	
29	PB3	GPIO	PWM_CH0N	T0_GATE	
30	PB4	GPIO	PWM_CH1	T1	TCK
31	PB5	GPIO	PWM_CH1N	T1_GATE	TMS
32	PB6	GPIO	PWM_CH2	T2	TDI
33	VCC0	VCC0			
34	DRVL0	DRVL0			
35	GND0	GND0			
36	SW0	SW0			
37	DRVH0	DRVH0			
38	BST0	BST0			

序号	引脚名	默认功能	复用功能 1	复用功能 2	JTAG 引脚
39	VCC1	VCC1			
40	DRVL1	DRVL1			
41	GND1	GND1			
42	SW1	SW1			
43	DRVH1	DRVH1			
44	BST1	BST1			
45	PE3	GPIO	PWM_CH1N		
46	PE4	GPIO	PWM_CH2		
47	PE5	GPIO	PWM_CH2N		
48	PE6	GPIO	PWM_CH3		

在 JMT2801G2 芯片内部, JMT1801ED 与 2 个半桥栅极驱动器内部连接引脚的功能复用见 Table 2:

Table 2 连接引脚说明

连接引脚	引脚名	默认功能	复用功能 1	复用功能 2	JTAG 引脚
EN0	PB7	GPIO	PWM_CH2N	T2_GATE	TDO
PWM0	PE0	GPIO	PWM_CH0		
EN1	PE1	GPIO	PWM_CH0N		
PWM1	PE2	GPIO	PWM_CH1		

2 半桥栅极驱动器

2.1 概述

- 一款可驱动高端和低端 N 沟道 MOSFET 栅极驱动芯片，可用于同步降压、升降压和半桥栅极驱动器拓扑中。高端悬浮电压的工作电压可以高达 30V。
- 内部集成欠压锁死电路可以确保 MOSFET 在较低的电源电压下处于关断状态，以提高转换效率。集成使能关断功能，可以同时关断 HO、LO 的输出。
- 内建死区自适应功能，可以适应更多规格 MOSFET，同时简化设计的繁琐。

2.2 引脚功能

Table 3 引脚功能

引脚名	功能
BST	高边侧悬浮自举电源端，和 SW 端通过自举电容相连。
PWM	控制输入端： PWM = High – DRVH is high, DRVL is low. PWM = Low – DRVH is low, DRVL is high.
EN	使能端： EN=高 芯片开启 EN=低 芯片关断
VCC	电源输入端，外接 0.1uF 旁路电容到地。
DRVL	低边侧驱动输出端，连接低边侧 MOSFET 栅端。
GND	接地。
SW	高端悬浮地。连接到高边侧 MOSFET 源端和低边侧 MOSFET 漏端。
DRVH	高边侧驱动输出端，连接到高边侧 MOSFET 栅端。

2.3 功能框图

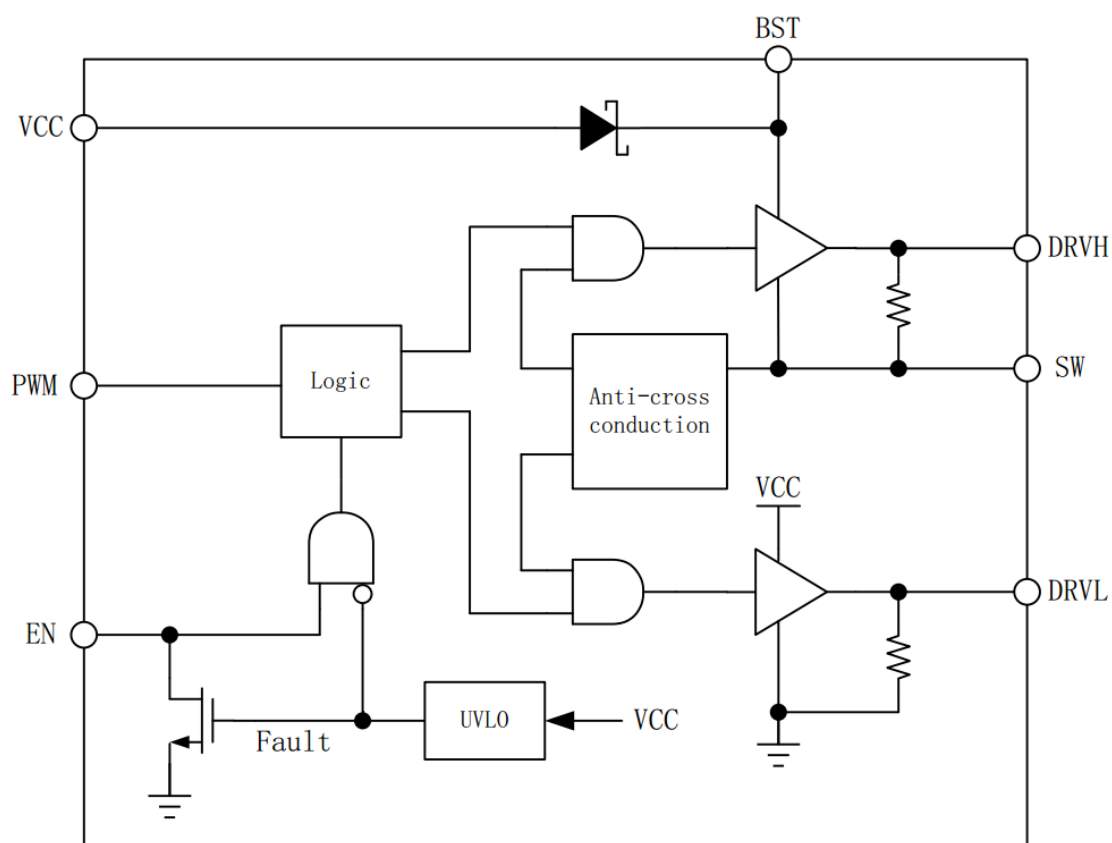


Figure 3 半桥栅极驱动器的功能框图

2.4 电气特性

2.4.1 绝对最大额定值

Table 4 绝对最大额定值

项目	符号	极限范围	单位
VCC 端口耐压	VCC	-0.3~ 13.2	V
BST 耐压	V _{BST}	-0.3~ 30	V
DRVH 耐压	V _{DRVH}	V _{SW} -0.3~ V _{BST} +0.3	V
SW 耐压	V _{SW}	-5~ V _{BST} +0.3	V
DRVL 耐压	V _{DRVL}	-0.3~ V _{CC} +0.3	V
EN 耐压	V _{EN}	-0.3~6	V
PWM 耐压	V _{PWM}	-0.3~6	V
存储温度范围	T _{STG}	-40~150	℃
工作结温	T _J	-40~150	℃
ESD HBM 模式	V _{ESD}	4000	V

注意：超过额定参数所规定的范围将对芯片造成损害，无法预料芯片在额定参数范围外的工作状态，而且若长时间工作在额定参数范围外，可能影响芯片的可靠性。

2.4.2 电学特性参数

Table 5 电学特性参数

符号	项目	条件	最小	典型	最大	单位
VCC supply						
V _{CC}	VCC 工作电压		4.5	-	13.2	V
VCC_ON	VCC 启动电压	VDD rising	3.8	4.2	4.5	V
UVLO	欠压保护电压	VDD falling	-	4	-	V
I _{QCC}	VCC 静态电流	EN=GND	-	0.3	0.8	mA
I _{CC}	VCC 工作电流	EN=High, PWM=OSC, F _{SW} =100KHz 3nF for DRVH & DRVL	-	10	13	mA
PWM, EN input						
V _{PWMH}	PWM 高阈值	PWM rising	2.0	-	-	V
V _{PWML}	PWM 低阈值	PWM falling	-	-	0.8	V
V _{ENH}	EN 高阈值	EN rising	2.0	-	-	V
V _{ENL}	EN 低阈值	EN falling	-	-	0.8	V
V _{HYS_EN}	EN 迟滞		-	0.3	-	V
I _{EN}	EN 偏置电流	Normal mode	-1	-	1	uA
I _{EN_SINK}	EN 下拉电流	VCC UVLO	4	-	30	mA
tp _{dhen}	EN 上升传输延迟	EN going from 0V to V _{ENH} to DRVL or DRVH rising to 10%	-	30	50	ns
tp _{dlen}	EN 下降传输延迟	EN going from V _{ENL} to 0V to DRVL or DRVH falling to 90%	-	20	35	ns
High side driver (BST-SW=12V)						
R _{DRVH_SOURCE}	DRVH 源电流输出电阻	BST-SW=12V, BST-DRVH =0.5V	-	2.0	3.0	Ω
R _{DRVH_SINK}	DRVH 沉电流输出电阻	BST-SW=12V, DRVH-SW=0.5V	-	1.0	1.8	Ω
t _{fDRVH}	DRVH 上升时间	BST-SW=12V, C _{load} =3.0nF	-	15	35	ns
t _{fDRVH}	DRVH 下降时间	BST-SW=12V, C _{load} =3.0nF	-	10	25	ns
tp _{dhDRVH}	DRVH 上升传输延时	BST-SW=12V, C _{load} =3.0nF	TBD	30	TBD	ns
tp _{dlDRVH}	DRVH 下降传输延时	BST-SW=12V, C _{load} =3.0nF	-	13	30	ns
R _{DRVH-SW}	DRVH 下拉电阻	DRVH to SW	-	36	-	kΩ
High side driver (BST-SW=5V)						
R _{DRVH_SOURCE}	DRVH 源电流输出电阻	BST-SW=5V, BST-DRVH =0.5V	-	3.0	5.0	Ω
R _{DRVH_SINK}	DRVH 沉电流输出电阻	BST-SW=5V, DRVH-SW=0.5V	-	2.0	4.0	Ω
t _{fDRVH}	DRVH 上升时间	BST-SW=5V, C _{load} =3.0nF	-	30	-	ns
t _{fDRVH}	DRVH 下降时间	BST-SW=5V, C _{load} =3.0nF	-	20	-	ns
tp _{dhDRVH}	DRVH 上升传输延时	BST-SW=5V, C _{load} =3.0nF	-	TBD	-	ns
tp _{dlDRVH}	DRVH 下降传输延时	BST-SW=5V, C _{load} =3.0nF	-	30	-	ns

符号	项目	条件	最小	典型	最大	单位
RDRVH-SW	DRVH 下拉电阻	DRVH to SW	-	36	-	kΩ
Low side driver (VCC=12V)						
RDRVLSOURCE	DRVLS 源电流输出电阻	VCC=12V, VCC-DRVL=0.5V	-	2.0	3.0	Ω
RDRVL-SINK	DRVL 沉电流输出电阻	VCC=12V, DRVL=0.5V	-	0.7	1.5	Ω
tDRVLS	DRVL 上升时间	VCC=12V, C _{load} =3.0nF	-	16	35	ns
tDRVL	DRVL 下降时间	VCC=12V, C _{load} =3.0nF	-	10	25	ns
tpdhDRVL	DRVL 上升传输延时	VCC=12V, C _{load} =3.0nF	-	25	TBD	ns
tpdlDRVL	DRVL 下降传输延时	VCC=12V, C _{load} =3.0nF	-	12	30	ns
RDRVL-GND	DRVL 下拉电阻	DRVL to GND	-	36	-	kΩ
Low side driver (VCC=5V)						
RDRVLSOURCE	DRVL 源电流输出电阻	VCC=5V, VCC-DRVL=0.5V	-	3.0	5.0	Ω
RDRVL-SINK	DRVL 沉电流输出电阻	VCC=5V, DRVL=0.5V	-	1.5	3.0	Ω
tDRVLS	DRVL 上升时间	VCC=5V, C _{load} =3.0nF	-	25	-	ns
tDRVL	DRVL 下降时间	VCC=5V, C _{load} =3.0nF	-	20	-	ns
tpdhDRVL	DRVL 上升传输延时	VCC=5V, C _{load} =3.0nF	-	TBD	-	ns
tpdlDRVL	DRVL 下降传输延时	VCC=5V, C _{load} =3.0nF	-	25	-	ns
RDRVL-GND	DRVL 下拉电阻	DRVL to GND	-	36	-	kΩ

注意：若无其它说明，VCC=12V，TA=25℃。

2.5 应用信息

2.5.1 输入输出信号逻辑

Table 6 输入输出信号逻辑

输入		输出	
EN	PWM	DRVH	DRVL
Low	Low	Low	Low
Low	High	Low	Low
High	Low	Low	High
High	High	High	Low

2.5.2 VCC 供电

半桥栅极驱动器集成电源欠压保护功能，当电源电压低于欠压保护阈值时，芯片进入欠压保护，同时关断 DRVH 和 DRVL。

因为芯片驱动 MOSFET 时需要消耗较大的电流，所以应选用低 ESR 的 VCC 旁路电容，该电容至少为 1μF，并尽量靠近芯片的 VCC 和 GND。

2.5.3 BST 自举电路

VCC 通过芯片内置的二极管为 BST 端外接的电容供电，该电容至少为 100nF。

2.5.4 VCC 欠压保护

VCC 电压低于欠压保护阈值时，DRVH 和 DRVL 保持为低电平。DRVH 和 DRVL 端口内置下拉电阻，以防止外接 MOSFET 被误开启。

2.5.5 EN 使能控制

EN 使能控制端用来关断功率管。当 EN 电压低于开启阈值时, DRVH 和 DRVVL 保持为低电平; 当 EN 电压高于开启阈值时, DRVH 和 DRVVL 根据 PWM 信号切换电平。当芯片 VCC 电源欠压时, EN 端口被拉低到 GND。EN 使能控制延时时序图如 Figure 4 所示:

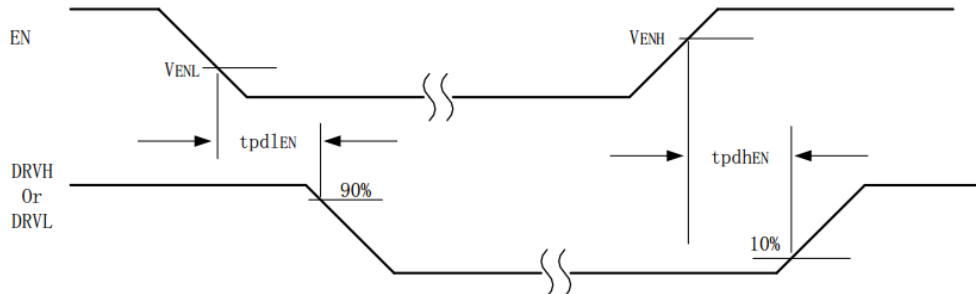


Figure 4 EN 使能控制延时时序图

2.5.6 PWM 控制

PWM 电压上升到高于 V_{PWMH} 并延迟 $t_{pd1DRVH}$ 后, DRVH 下降为低电平。为防止 DRVH 和 DRVVL 同时为高电平, DRVH 下降到低于 1V 并延迟 $t_{pdhDRVH}$ 后, DRVVL 才会上升为高电平。

PWM 电压下降到低于 V_{PWML} 并延迟 $t_{pd1DRVH}$ 后, DRVH 下降为低电平。为防止 DRVH 和 DRVVL 同时为高电平, DRVH-SW 下降到低于 1V 并延迟 $t_{pdhDRVH}$ 后, DRVVL 才会上升为高电平。

死区时间控制延时时序图如 Figure 5 所示:

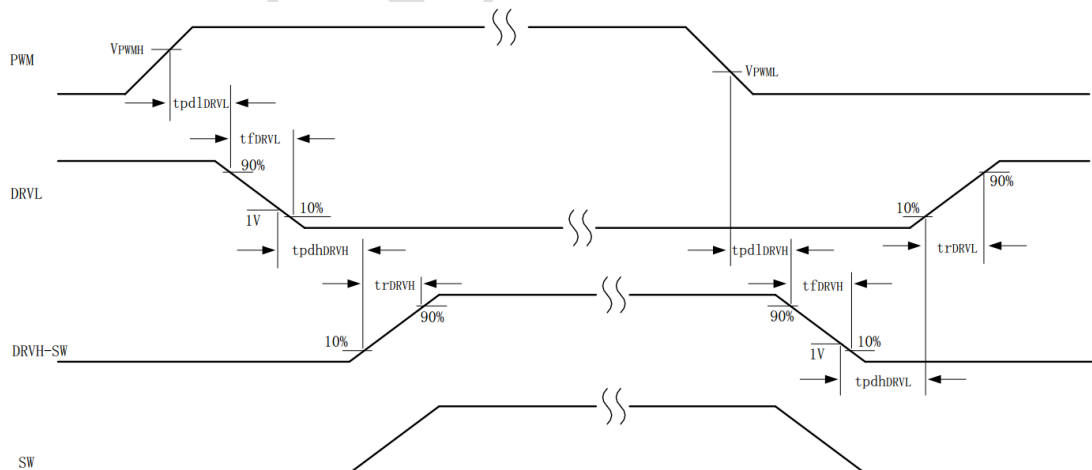


Figure 5 死区时间控制延时时序图

2.5.7 PCB 设计

在设计 PCB 时应遵循以下原则:

VCC 的旁路电容需要尽量靠近芯片的 VCC 和 GND。BST 的电容需要尽量靠近芯片

的 BST 和 SW。当该电路用于较大功率的应用时，需要选用散热能力较好的 PCB，并控制芯片温度低于 150℃。

IRONCHIP

3 封装特性

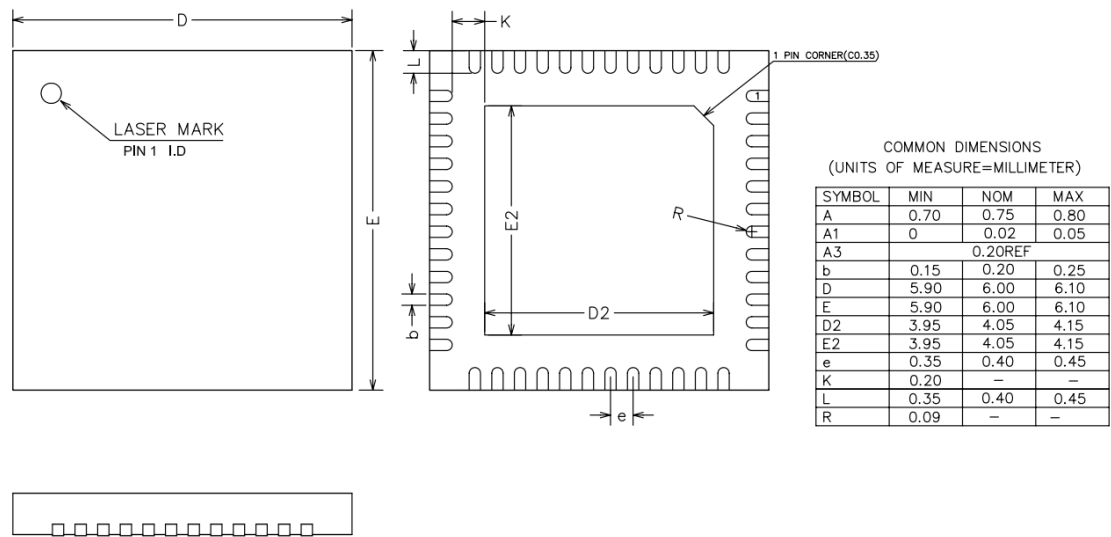


Figure 6 QFN48, 6.00X6.00mm 封装图

重要提示

➤ 江苏宏云技术有限公司保留对本手册中产品在可靠性、功能和设计方面的改进作进一步说明的权利。本手册内容如有变动，恕不另行通知。订购前建议用户咨询销售代表。

➤ 江苏宏云技术有限公司的公司名称和标识都是江苏宏云技术有限公司的注册商标。

➤ 本手册中的信息仅供参考，诸如功能概要和应用电路示例旨在说明江苏宏云技术有限公司半导体器件的使用方法和操作示例；江苏宏云技术有限公司不保证参考运用时器件的正常工作。如果用户根据该信息使用器件实行相关开发，用户应承担因此引发的责任。基于上述信息的使用引起任何损失，江苏宏云技术有限公司不承担任何责任。

➤ 本手册内的任何技术信息，包括功能介绍和原理图，不应理解为使用和执行任何知识产权的许可，诸如专利权或著作权，或江苏宏云技术有限公司的其他权利。任何经由不当手段侵害江苏宏云技术有限公司专利权的公司、组织或个人，江苏宏云技术有限公司将采取一切可能的法律行动，遏止侵权行为，并追讨江苏宏云技术有限公司所受的损失、或侵权者所得的不法利益。江苏宏云技术有限公司也不保证使用该信息不侵犯任何第三方知识产权或其他权利。因使用该信息引起的对第三方知识产权或其他权利的侵权行为，江苏宏云技术有限公司不承担任何责任。

➤ 本手册所介绍的产品旨在一般用途而设计、开发和制造，包括但不限于一般的工业使用、通常办公使用、个人使用和家庭使用，不授权在以下设计、开发和制造：使用中伴随着致命风险或危险，若不加以特别高度安全保障，有可能导致对公众产生危害，甚至直接死亡、人身伤害、严重物质损失或其他损失（例如：核设施的核反应控制、航空飞行控制、空中交通控制、公共交通控制、医用维系生命系统、核武器系统的导弹发射控制等）；需要极高可靠性的应用领域（比如海底中转器和人造卫星）。注意上述领域内对使用该产品引起的用户和/或第三方的任何索赔或者损失，江苏宏云技术有限公司不承担任何责任。

➤ 半导体器件存在一定的故障发生概率。请用户对器件和设备采取冗余设计、消防设计、过电流等防护措施，及其它异常操作防护措施等安全设计，保证即使半导体器件发生故障的情况下，也不会造成人身伤害、社会损害或者重大损失。